



PONTIFICIA UNIVERSIDAD CATÓLICA DE CHILE  
ESCUELA DE INGENIERÍA  
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA  
IEE2783 – LABORATORIO DE SISTEMAS DIGITALES

## Experiencia 1: Circuitos lógicos

2 Sesiones

---

### 1. Objetivos

Esta experiencia busca que el alumno experimente con circuitos lógicos simples, de manera que adquiera algunas de las nociones básicas necesarias en el transcurso del laboratorio. Adicionalmente, esta experiencia tiene como objetivo que el alumno sea capaz de diseñar e implementar con componentes discretos digitales un circuito digital secuencial simple.

Lea **muy bien** esta guía antes de la sesión de laboratorio, ya que hay partes que deben ser desarrolladas previamente y serán revisadas al comienzo de la experiencia.

### 2. Instrumentos y materiales

- Osciloscopio, fuente generadora de funciones, fuente de potencia.
- 1 *Protoboard*.
- Resistores, capacitores e integrados digitales varios.

### 3. Desarrollo

Antes de comenzar la experiencia procure tener todos los materiales necesarios y que su mesón de laboratorio se encuentre ordenado y libre de objetos que puedan dañar los instrumentos (principalmente líquidos).

#### 3.1. Caracterización de circuitos integrados (IC) digitales

Para las familias de IC digitales 74LSxxx y 74HCxxx averigüe las siguientes características y explique qué es cada una de ellas:

- Voltaje de alimentación ( $V_{DD}$ ).
- *Fan-out* (en su misma familia).
- Tiempo de retardo de un inversor.
- Capacitancia de entrada (para la familia HC).
- Frecuencia máxima de operación.

- $V_{IH}$  (*high level input voltage*) y  $V_{IL}$  (*low level input voltage*).
- $V_{OH}$  (*high level output voltage*) y  $V_{OL}$  (*low level output voltage*).

Conteste las siguientes preguntas:

1. ¿Por qué el *fan-out* de una familia de ICs en su misma familia puede ser distinto al *fan-out* de la misma familia de ICs en otra familia con la cual son compatibles? ¿Qué es lo que cambia?
2. ¿Qué capacitancia máxima puede manejar un inversor de la familia 74HCxxx?
3. En un IC digital, ¿Qué debe hacer con las salidas que no se usan? ¿Y con las entradas? Explique.
4. Utilizando los instrumentos disponibles en el laboratorio, ¿cómo se puede medir de forma precisa el retardo de un inversor? Explique.
5. ¿Qué es una salida de colector abierto y para qué sirve?
6. Suponga que para mirar una señal digital de interés en un circuito que usted armó en un *protoboard* decide conectar un LED directo a la señal<sup>1</sup>. Esta señal, además, va conectada a otro IC digital. Comente cuál es el posible problema que esta acción puede generar, y también diga cómo se debe conectar el LED para evitar este problema.
7. Explique qué es el margen de ruido en circuitos digitales y especifique cómo se calcula.

### 3.2. Retardo de un inversor

Ahora estudiaremos las características de operación de un inversor (74HC04 o 74LS04, el que usted prefiera). Arme en un *protoboard* el circuito que se muestra en la Figura 1, que corresponde a un oscilador de anillo compuesto por siete inversores conectados en cadena.

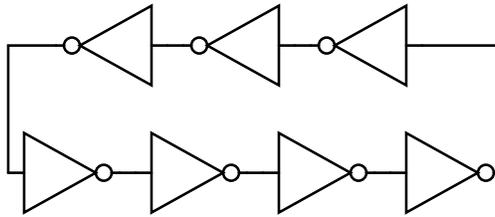


Figura 1: Oscilador de anillo.

1. Alimente el circuito con  $V_{DD} = 5$  V, vea qué es lo que ocurre y experimente. Discuta con su compañero por qué es necesario que el número de inversores sea impar para que ocurra lo que ve en el osciloscopio. Recuerde que al conectar el osciloscopio está conectando una carga pasiva al circuito. Ocupe las sondas atenuadas o conecte *buffers* en caso de que sea necesario.
2. Midiendo la salida de uno de los inversores del anillo, obtenga un valor experimental para el retardo de los inversores que está utilizando. *Hint: determine cómo se relaciona la frecuencia del oscilador con el retardo de los inversores.*

<sup>1</sup>Por supuesto, la señal es suficientemente lenta como para poder verla con los ojos.

### 3.3. Acondicionamiento de reloj

Diseñe un reloj de 150 kHz usando un IC LM555 o equivalente en modo astable alimentado con 5 V. Refiérase a la hoja de datos de este componente para su diseño.

1. Muestre la salida de su oscilador en el osciloscopio.
2. Degrade la señal de salida del oscilador conectando un filtro RC pasabajos ( $f_c \approx 100$  kHz) y muestre la salida. Recuerde que las sondas del osciloscopio también aportan carga.
3. Acondicione la señal de reloj degradada conectando un inversor con Schmitt-Trigger (74LS14) a la salida del filtro. Comente los resultados obtenidos y explique cómo funciona y para qué sirve el inversor utilizado.
4. Con el uso de una señal triangular entre 0 V y 5 V de entrada, determine los umbrales que definen el ciclo de histéresis del inversor con Schmitt-Trigger .

### 3.4. Problema de diseño

Diseñe un controlador secuencial en base a *flip-flops* J-K y lógica discreta<sup>2</sup> para resolver el problema ilustrado en la Figura 2 y descrito a continuación:

- Las bombas  $B_0$  y  $B_1$  suben agua desde el tranque al estanque.
- En el estanque hay dos sensores de nivel,  $N_i$  y  $N_s$ . Si el nivel de agua llega a  $N_s$ , ambas bombas deben estar inactivas. Si el nivel está entre  $N_i$  y  $N_s$ , una sola bomba debe operar. Si el nivel del agua está por debajo de  $N_i$ , ambas bombas deben operar.
- Para que las bombas sufran un desgaste parejo, se debe aplicar una regla de balance de carga de modo que el número de partidas (causa de stress para un motor) y los tiempos totales de operación (causa de desgaste de rodamientos, bujes y sellos) en el largo plazo sean similares. En otras palabras, el sistema debe recordar cuál fue la última bomba que entró en operación. La próxima vez que requiera conectar una bomba se debe seleccionar la otra.
- Tome como entradas y salidas de su sistema las variables  $N_i$ ,  $N_s$ ,  $b_0$ ,  $b_1$  y  $A$ , donde
  - $N_i$ : sensor de nivel inferior del estanque. Si  $N_i = 0$ , entonces ambas bombas deben encenderse, mientras que si  $N_i = 1$ , el encendido de las bombas depende de  $N_s$ .
  - $N_s$ : sensor de nivel superior del estanque. Si  $N_s = 0$  y  $N_i = 1$ , entonces una bomba debe encenderse. Si  $N_s = 1$  y  $N_i = 1$ , ambas bombas deben permanecer apagadas. Claramente, es imposible que ocurra  $N_s = 1$  y  $N_i = 0$ .
  - $b_i$  ( $i = 0, 1$ ): señal de encendido de la bomba  $i$ -ésima (1: encendida, 0: apagada).
  - $A$ : variable auxiliar que indica la próxima bomba que debe encenderse (0:  $B_0$ , 1:  $B_1$ ).
- Utilice LEDs<sup>3</sup> para indicar cuándo una bomba se encuentra encendida o apagada, así como también para mirar el reloj (en caso de usar uno).
- Utilice interruptores (*DIP-switches*) para cambiar el estado de los sensores de nivel.

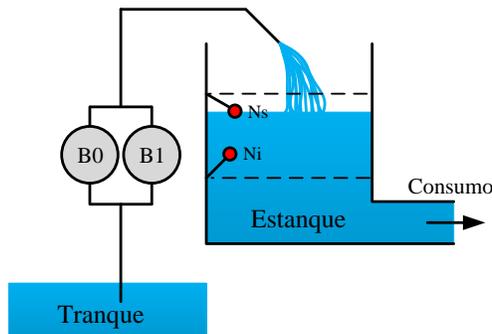


Figura 2: Problema de diseño.

Diseñe el control de los estanques y explique cómo llegó a su solución (muestre diagramas de estado, tablas de transferencia, etcétera). En el laboratorio, muestre su circuito funcionando a los ayudantes o al profesor. El circuito completo funcionando debe ser presentado al final de la segunda sesión.

**Debe presentar el diseño de su solución al comienzo de la segunda sesión de esta experiencia. De no presentarlo, automáticamente tendrá un 1 en esta parte de la experiencia (independientemente de lo que haga después).**

## 4. Informe

En su informe de experiencia debe incluir lo siguiente:

1. Información que se pide explícitamente en la guía.
2. Respuestas a las preguntas relevantes hechas en la guía.
3. Gráficos, imágenes y discusiones relevantes que muestren el desarrollo de la experiencia.

## 5. Evaluación

Una vez finalizada la experiencia cada grupo debe realizar una demostración de su circuito y contestar preguntas sobre su diseño e implementación.

La nota de la experiencia se distribuye como:

- Funcionamiento del circuito: 30 %.
- Informe: 60 %.
- Preguntas hechas durante la demostración: 10 %.

<sup>2</sup>Hay muchas y distintas soluciones para este problema, incluso habiendo algunas que ni siquiera requieren de un reloj.

<sup>3</sup>Conecte bien los LEDs!